

如何使用 HYPERLYNX DRC 减少设计改版次数

MINORU ISHIKAWA, MENTOR GRAPHICS

Mentor[®]
A Siemens Business

H I G H S P E E D D E S I G N

W H I T E P A P E R

www.mentor.com

HYPERLYNX DRC 简介

HyperLynx® DRC 可执行 PCB 设计电气规则检查，以找出影响 EMI/EMC、信号完整性和电源完整性的问题。HyperLynx DRC 自带一套核心规则，并可提供丰富的自定义功能。它可通过 Automation Object Model (AOM) 来访问数据库对象，并且允许对这些对象执行高级几何操作。如此便能以独特的方式访问设计数据库，并且允许开发各种类型的检查规则。这款产品具有极强的自定义功能，它支持 VBScript 和 JavaScript，拥有详尽的 AOM 和 DRC 编码标准文档，内置脚本调试环境，通过自动化检查规则加快分析速度。

设计流程

像 DDR3、DDR4 和 PCI Express 一样，信号频率也变得越来越快。因此，必须要引入诸多约束，而对于所有设计来说，信号和电源完整性仿真几乎是不可或缺的。最新的高端电路板可能含有 80% 以上的约束网络。信号完整性仿真现已被广泛采用，而现在，人们面临的新挑战是如何最大限度地减少仿真工作量。

HyperLynx SI 提供批处理仿真功能，可自动依据有关 DDRx 的 JEDEC 标准检查信号完整性和时序。同时也可以仿真 SerDes 网络来检查眼开度并验证误码率 (BER)。不过，您要如何确定需要仿真哪些网络呢？

EMI 是个极富挑战性的课题。如果您通过全波仿真器执行 EMI 仿真，几小时后才能看到电磁场。不过，仿真通常不会告诉您为何电场会显示为所仿真的样子。它只是像您展示这一现象，而不会告诉您根本原因。您需要手动查找电路板上产生噪音的根本原因。HyperLynx DRC 将在数秒到数分钟内自动查找电路板上问题的根本原因。本白皮书介绍了如何在您的设计流程中部署 HyperLynx DRC。

设计流程

图 1 说明具有并行验证的设计流程。

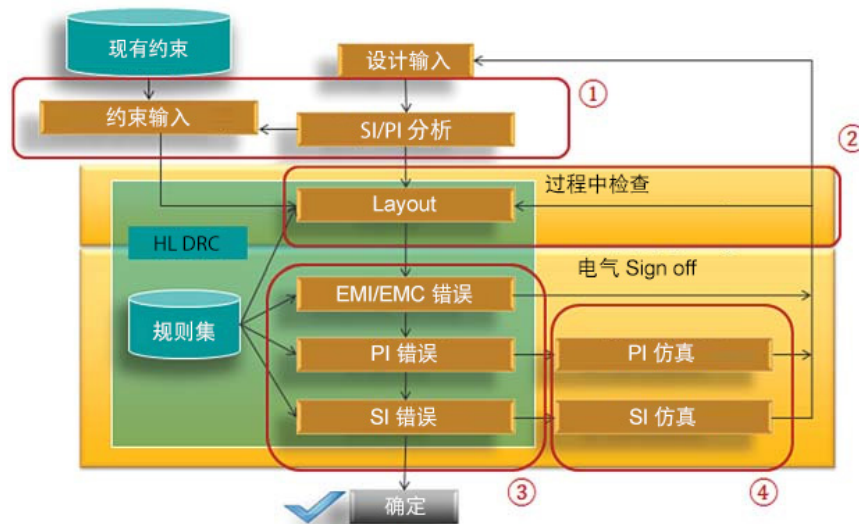


图 1：本示例流程显示了如何运用 HyperLynx DRC 进行设计的并行验证。

在布线前，通常使用 HyperLynx SI/PI 清晰地定义 Layout 约束和叠层。（参见下图中的步骤 1。）一旦 Layout 流程开始，作为 Layout 流程自身的一部分，工程师可以利用 HyperLynx DRC 与 Mentor 的 Xpedition PCB Layout 集成，真正实现实时并行验证。（参见图 1 步骤 2）

在 Mentor Graphics 的 Xpedition PCB Layout 流程中，HyperLynx DRC 与 Xpedition 可无缝集成。严重的设计缺陷会立即被 HyperLynx DRC 检测到，而冲突检查则在 Xpedition Layout 过程内完成。每个违规的系统性地解决可能需要进一步 Layout 返工和迭代，直到达到所要求的电气性能。这个仿真分类过程将持续进行一直到 Layout 成熟完善，与 SI 和 PI 相关的全部 DRC 违规要么通过 Layout 返工，要么由工程导向的基于仿真的违规减轻设计实践解决。下文将会对这一部分进行讨论。

一旦 Layout 设计完成，最后的电气性能 DRC 应该作为较大的电气规则 Sign off 程序的一部分以仔细检查，确保没有漏掉任何严重缺陷。（参见图 1 步骤 3）您可以使用 HyperLynx 批处理自动仿真功能来仿真设计中的每一个网络。对于每个 SerDes 通道，系统创建了其特征眼图和 BER。利用 Layout 提取的互连模型，由 HyperLynx FastEye 确定 WCBP 激励并生成眼图。必要时，某个特定的 Layout 区域，例如，需要更高精度的 BGA 扇出或穿过管脚区域的走线，必须使用 HyperLynx 3D EM 进行建模。最终的通道眼图质量评估（好的眼图模板）和 BER 可作为 SerDes 通道的主要电气 Sign off 指标。

并行验证和高级验证流程

HyperLynx DRC 的主要优势在于验证流程可以高度自动化。一旦规则组和环境设置准备就绪，就可以自动检查设计，无需任何人工操作。大部分规则检查都可在几秒到数分钟内完成，具体取决于设计的大小。

另一方面，使用仿真的最大问题之一是响应时间，其中包括计算时间和准备仿真模型的时间。如果所有约束网络都需要仿真，取得仿真模型可能要花费几天时间。仿真 EMI 问题通常耗时更长。由于计算资源有限，需要了解 EMI 背景知识来作最理想的电路板建模。不过，必须要等待几小时甚至数天的时间方能获得第一个仿真结果。由于此响应时间长，很难在一个设计流程中频繁执行仿真。常见情况是在 Layout 设计后执行一次仿真。发现必须要改正的问题时，就可能要考虑进行返工。此时有两种选择：A) 标记出问题但留待下一个设计周期解决，以保证项目进度。B) 返回设计阶段重新设计，修复该问题，然后重新开始大量仿真。两种情况都会大大降低工作效率。

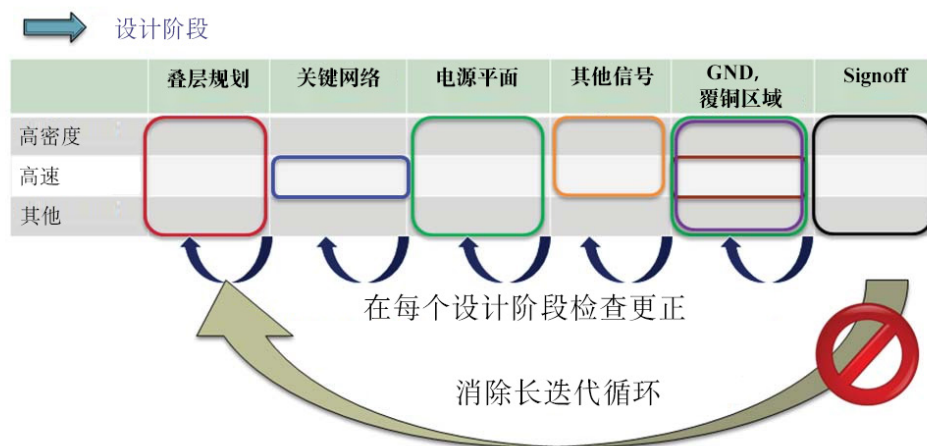


图 2：更正在 Sign Off 阶段才发现的问题会严重拖延进度，并且还会耗费大笔资金。

在设计早期频繁使用 HyperLynx DRC 可帮助 Layout 设计人员从电气角度提高设计质量。当更多的 Layout 拓扑固定时，这将有助于减少返工。在创建 Layout 期间运行 DRC 以找到潜在的电气性能设计缺陷，可使 Layout 团队能够立即迭代，尝试使用其他 Layout 替代解决方案解决问题。

表 1 是您应该对每个设计阶段运行的规则示例。表中的设计阶段与图 1 中的步骤相关。您可能注意到同一个规则运行不止一次。这并不意味着同一参数检查了两次。例如，考虑网络上过孔的最大数量，极高速网络可能不允许任何过孔，而较慢的网络可能有几个过孔用于换层。在每个阶段，规则集会应用不同的阈值和参数集。

设计阶段示例	应该检查内容
叠层规划	针对 IC 的去耦电容位置 针对连接器或 IC 的 EMI 元器件的位置
关键网络	每个网络的过孔数目 每个网络的长度 管脚对之间/组内长度匹配 过孔残留分支长度 特性阻抗不连续
电源平面	适用于高速网络到平面边缘的距离 高速网络的平面插槽/分割 残留分支长度 电源平面/走线宽度
其他信号	IO 网络和高速网络之间的串扰 串扰 长残留分支 每个网络的过孔数目
GND, 覆铜区域	铜皮孤岛 过孔缝合 跨越高速网络的参考平面插槽/分割 高速网络的参考平面变化 残留分支长度 GND 平面/走线宽度
Signoff	您应用的所有规则

表 1: DRC 规则示例。

如何处理 EMI 问题

在某些情况下，我们无法在设计阶段就消除所有 EMI 问题，就算能消除，可能也无此必要。有些 EMI 问题可通过机械屏蔽或 EMI 元器件进行管理。但 HyperLynx DRC 生成的违规报告仍然十分有用。当工程师在电波暗室测得问题时，便已有如何解决该问题的头绪。即使是最坏的情况，即需要 Layout 重新设计，也掌握了违规列表。痛苦的迭代将成为公司的 EMI 专业知识。验证总是客观的，可以很容易地与其他情况进行比较。

总结

SI、PI 和 EMI 仿真常用于布线前和布线后仿真。但近期复杂的设计要求更为精确的仿真，这就需要更为精确的仿真模型和更多的仿真时间。HyperLynx DRC 是业界领先的高级电气验证解决方案，可让客户在设计阶段多次检查他们的设计，从而帮助减少设计改版次数。

参考文献

有关 HyperLynx DRC 的详细信息，请访问 <http://www.mentor.com/pcb/hyperlynx/electrical-rule-check>。

想要抢先体验 HyperLynx DRC？请在云端进行试用：

<http://www.mentor.com/pcb/product-eval/hyperlynx-drc-vlab>。



如需最新信息，请致电联系我们，或者访问：

www.mentor.com

©2019 Mentor Graphics Corporation，保留所有权利。本文档包含 Mentor Graphics Corporation 的专有信息，只能由原始接收者出于内部商业目的全部或部分复制本文档，前提是在所有副本中都包含此完整声明。接受本文档即表示接收者同意采取一切合理措施，防止未经授权使用者使用这些信息。本文档中提及的所有商标属于其各自所有者。

公司总部
Mentor Graphics Corporation
8005 S.W. Boeckman Road
Wilsonville, Oregon 97070 USA
电话：+1-503-685-7000
传真：+1-503-685-1204

上海
明导（上海）电子科技有限公司
上海市浦东新区杨高南路 759 号
陆家嘴世纪金融广场 2 号楼 5 楼
邮编：200127
电话：+86-21-6101-6301
传真：+86-21-5047-1379

台湾
愛爾蘭商明導國際（股）公司台灣分公司
新竹市公道五路二段 120 號 11 樓
郵編：300
電話：+886-3-513-1000
傳真：+886-3-573-4734

Mentor[®]
A Siemens Business

销售和产品信息
电话：+86-21-6101-6301
sales_info@mentor.com

MGC 07-19 MISC2170-w-CN